



MODULHANDBUCH
DES MASTERSTUDIENGANGS

**EMBEDDED SYSTEMS
BERUFSBEGLEITEND**

SPO 7

vom 10.03.2022

Wahlfächer

Inhalt

Abkürzungsverzeichnis	2
Wahlpflichtmodule	3
1 EEN5213 Einführung in VHDL	4
2 EEN5011 Rechnersysteme	6
3 EEN5014 Labor Rechnersysteme	8
4 EEN5031 – Modellbildung dynamischer Systeme	10
5 EEN6032 – Multimedia Displays	12
6 CEN5025 – Formale Hardware Verifikation	14
7 CEN5211 – Echtzeitbetriebssysteme	17
8 Virtuelle und vernetzte Zusammenarbeit im Ingenieurs- und Entwicklungsbereich	19

Abkürzungsverzeichnis

CR	Credit gemäß ECTS-System
PLK	Prüfungsleistung Klausur
PLL	Prüfungsleistung Laborarbeit
PLM	Prüfungsleistung mündliche Prüfung
PLP	Prüfungsleistung Projektarbeit
PLR	Prüfungsleistung Referat
PLT	Prüfungsleistung Thesis
PVL	Prüfungsvorleistung
UPL	Unbenotete Prüfungsleistung

Wahlpflichtmodule

Im Bereich „Wahlpflichtmodul“ besteht – in Absprache mit dem Programmverantwortlichen des berufsbegleitenden Masterstudiengangs Embedded Systems und der Technischen Akademie in Esslingen – die Möglichkeit, aus dem nachfolgenden Angebot entsprechende Wahlfächer zu wählen und Studienleistungen im Gesamtumfang von 3 Credits im 1. Semester und 6 Credits im 3. Semester und 4. Semester zu erbringen. Die gewählten Wahlfächer/Studienleistungen müssen benotete Prüfungsleistungen sein.

Die Anzahl der Wahlfächer und die Credits des einzelnen Wahlfachs können variieren (meist 2 oder 3 Credits). Die Semesterzuordnung kann variieren. Die Modulnote ergibt sich aus dem Credits-gewichteten Mittel der Einzelnoten. Das Gesamtgewicht des Moduls zur Endnote ist je Wahlfach 3.

Die jeweiligen Ziele und Inhalte der Lehrveranstaltung richten sich nach dem aktuellen Angebot und der Wahl des Studierenden. Die Lehrveranstaltungen dürfen vertiefender Natur sein, können aber auch interdisziplinäre Aspekte in den Vordergrund rücken.

Die nachfolgenden Abschnitte führen einige mögliche Wahllehrveranstaltungen auf, die angeboten werden können. Das aktuelle Angebot richtet sich nach

- Verfügbarkeit des Dozenten/ der Dozentin
- Interesse der Studierenden (mindestens 5 je Lehrveranstaltung)

1 EEN5213 Einführung in VHDL	
Kennziffer	EEN5213
Modulverantwortlicher	Prof. Dr.-Ing. Frank Kesel
Level	Berufsqualifizierendes akademisches Niveau
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	1. Semester
Häufigkeit	im Wintersemester
Dauer des Moduls	1 Semester
Prüfungsart/en, Prüfungsdauer	PLK/PLM
Lehrsprache	deutsch
Teilnahmevoraussetzungen	Kenntnisse in Digitaltechnik
zugehörige Lehrveranstaltungen	EEN5213 Einführung in VHDL
Dozenten/Dozentinnen	Prof. Dr.-Ing. Frank Kesel
Lehrformen der Lehrveranstaltungen des Moduls	Vorlesung mit begleitenden Übungen
Ziele	<p><u>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs:</u> Die Studierenden erwerben die Fähigkeit, digitale Schaltungen in der Sprache VHDL zu beschreiben und am Rechner zu simulieren. Sie verstehen die Abläufe bei der Logiksynthese und können konkrete Aufgabenstellungen mit programmierbaren Logikbausteinen realisieren.</p> <p><u>Lernziele:</u> Die Studierenden</p> <ul style="list-style-type: none"> • lernen den grundsätzlichen Ablauf des rechnergestützten Entwurfs, • lernen den Aufbau von programmierbaren Logikbausteinen kennen, • lernen Elemente der Sprache VHDL, mit denen sie Schaltnetze und Schaltwerke beschreiben können, verstehen die Bedeutung einer Testbench und können diese in VHDL implementieren, • können konkrete Aufgabenstellungen modellieren, simulieren und mit programmierbaren Logikbausteinen realisieren.
Inhalte	<ul style="list-style-type: none"> • Modellierung von digitalen Schaltungen • Struktur- und Verhaltensbeschreibung • Sprachelemente in VHDL • Parallele und sequentielle Anweisungen • Beschreibung von Signalverläufen

1 EEN5213 Einführung in VHDL	
	<ul style="list-style-type: none"> • Beschreibung von kombinatorischer und sequentieller Logik • Parametrisierung von VHDL-Modellen
Workload	<u>Workload</u> : 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u> : 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium</u> : 78 Stunden
Voraussetzung für die Vergabe von Credits	Bestehen der Klausur bzw. der mündlichen Prüfung
Stellenwert Modulnote für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Literatur	<ul style="list-style-type: none"> • Kesel, Frank; Bartholomä, Ruben: Entwurf von digitalen Schaltungen und Systemen mit HDLs und FPGAs: Einführung mit VHDL und SystemC. Oldenbourg Verlag München 2006 • Skriptum zur Vorlesung
Letzte Änderung	01.04.2015

2 EEN5011 Rechnersysteme	
Kennziffer	EEN5011
Modulverantwortlicher	Prof. Dr.-Ing. Frank Kesel
Level	Expertenniveau
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	3. Semester
Häufigkeit	im Wintersemester
Dauer der Lehrveranstaltung	1 Semester
Prüfungsart/en, Prüfungsdauer	PLK/ PLM /PLP/(PLP+PLR)
Lehrsprache	deutsch
Teilnahmevoraussetzungen	Kenntnisse in Mikroelektronik, digitaler Schaltungstechnik und VHDL sowie in Rechnerarchitektur und Mikroprozessoren wie sie z.B. durch das Bachelor-Studium „Elektrotechnik / Informationstechnik“ oder „Technische Informatik“ erworben werden.
zugehörige Lehrveranstaltungen	EEN5011 Rechnersysteme
Dozenten/Dozentinnen	Prof. Dr.-Ing. Frank Kesel
Lehrformen der Lehrveranstaltung	Vorlesung in Form von seminaristischem Unterricht, Integration von Fallstudien, Übungen und Selbststudium
Ziele	<p><u>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs:</u> Die Studierenden erwerben in diesem Modul die Fähigkeit, den Aufbau von Rechnersystemen auf neue Aufgabenstellungen anzuwenden. Sie verstehen den Aufbau von Rechnersystemen und können geeignete Realisierungsformen für ein gegebenes Problem hinsichtlich Kosten und Leistungsfähigkeit auswählen.</p> <p><u>Lernziele:</u></p> <ul style="list-style-type: none"> • Die Studierenden lernen den Aufbau von eingebetteten Rechnersystemen in integrierten Schaltungen mit Hilfe von Mikroprozessoren kennen. • Darüber hinaus verstehen die Studierenden moderne Rechnersysteme, können diese bewerten, und können auch eigene Konzepte für Rechnersysteme selbständig entwickeln.
Inhalte	<p><u>Rechnersysteme</u></p> <ul style="list-style-type: none"> • Aufbau und Realisierungsformen von Rechnersystemen • Instruktionssatzarchitekturen, Load-Store- Architektur • Performance und Benchmarking von Rechnersystemen, Energieeffizienz

2 EEN5011 Rechnersysteme	
	<ul style="list-style-type: none"> • Fallstudie DLX • Pipelining und Pipeline-Konflikte • Fallstudien: MicroBlaze, NIOS, ARM Prozessoren • Merkmale von On-Chip-Bussystemen, DMA, Busvergabe-strategien • Fallstudien: Xilinx LMB, AMBA und AXI-Bussystem • Speicher in Rechnersystemen und Speicherhierarchie • Direktabbildende Caches, Assoziative Caches • Verdrängungs- und Schreibstrategien, Performance von Cache-Systemen • Cache und virtueller Speicher
Workload	<u>Workload</u> : 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u> : 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium und Fallstudien</u> : 78 Stunden
Voraussetzung für die Vergabe von Credits	Bestandene Lehrveranstaltungsprüfung
Stellenwert der Note für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Literatur	<ul style="list-style-type: none"> • Hennessy, J.; Patterson, D.: Computer Architecture – A Quantitative Approach, Elsevier Amsterdam, Heidelberg • Flik, T.; Liebig, H.: Mikroprozessortechnik, Springer Verlag Berlin Heidelberg, 5. Aufl. 1998
Letzte Änderung	01.04.2015

3 EEN5014 Labor Rechnersysteme	
Kennziffer	EEN5014
Verantwortlicher	Prof. Dr.-Ing. Frank Kesel
Level	Expertenniveau
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	3. Semester
Häufigkeit	im Wintersemester
Dauer der Lehrveranstaltung	1 Semester
Prüfungsart/en, Prüfungsdauer	PLK/ PLM /PLP/(PLP+PLR)
Lehrsprache	deutsch
Teilnahmevoraussetzungen	<p>Kenntnisse in Mikroelektronik, digitaler Schaltungstechnik und VHDL sowie in Rechnerarchitektur und Mikroprozessoren wie sie z.B. durch das Bachelor-Studium „Elektrotechnik / Informationstechnik“ oder „Technische Informatik“ erworben werden.</p> <p>Gleichzeitiger (oder vorausgehender) Besuch der Vorlesung EEN5011 Rechnersysteme.</p>
zugehörige Lehrveranstaltungen	EEN5014 Labor Rechnersysteme
Dozenten/Dozentinnen	Prof. Dr.-Ing. Frank Kesel / Dipl.-Ing. (FH) Manuel Gaiser
Lehrformen der Lehrveranstaltung	Übungen und Selbststudium im Labor
Ziele	<p><u>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs:</u></p> <p>Die Studierenden erwerben in diesem Modul die Fähigkeit, den Aufbau von Rechnersystemen auf neue Aufgabenstellungen anzuwenden. Sie verstehen den Aufbau von Rechnersystemen und können geeignete Realisierungsformen für ein gegebenes Problem hinsichtlich Kosten und Leistungsfähigkeit auswählen.</p> <p><u>Lernziele:</u></p> <ul style="list-style-type: none"> • Die Studierenden lernen den Aufbau von eingebetteten Rechnersystemen in integrierten Schaltungen mit Hilfe von Mikroprozessoren kennen. • Darüber hinaus verstehen die Studierenden moderne Rechnersysteme, können diese bewerten, und können auch eigene Konzepte für Rechnersysteme selbständig entwickeln.
Inhalte	<p><u>Labor Rechnersysteme</u></p> <ul style="list-style-type: none"> • Entwicklung eines Rechnersystems in einem Xilinx-FPGA • Integration von IP-Blöcken für die Peripherie

3 EEN5014 Labor Rechnersysteme	
	<ul style="list-style-type: none"> • Entwicklung eigener Peripherieblöcke • Entwicklung eines FIR-Filters als Peripherieeinheit als C-Funktion und Umsetzung in Hardware durch High-Level-Synthese, Integration in das Rechnersystem • Entwicklung des FIR-Filters in VHDL-Performance-Messungen und Vergleich der Realisierungsformen • Test und Fehleranalyse der Komponenten und des Systems sowie Fehlerbeseitigung (Debugging) auf dem FPGA
Workload	<u>Workload</u> : 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u> : 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium</u> : 78 Stunden
Voraussetzung für die Vergabe von Credits	Bestandene Lehrveranstaltungsprüfung
Stellenwert der Note für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Literatur	<ul style="list-style-type: none"> • Kesel, F.; Bartholomä, R.: Entwurf von digitalen Schaltungen und Systemen mit HDLs und FPGAs, Oldenbourg Verlag München 2006
Letzte Änderung	01.04.2015

4 EEN5031 – Modellbildung dynamischer Systeme	
Kennziffer	EEN5031
Verantwortlicher	Prof. Dr.-Ing. Michael Felleisen
Level	Expertenniveau
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	1./3. Semester
Häufigkeit	Im Wintersemester
Dauer der Lehrveranstaltung	1 Semester
Prüfungsart/en, Prüfungsdauer	PLK/PLM/PLP/(PLP+PLR)
Lehrsprache	deutsch
Teilnahmevoraussetzungen	Kenntnisse der Regelungstechnik und Steuerungstechnik. Diese Kenntnisse werden z.B. im Bachelor-Studium „Elektrotechnik/Informationstechnik“, Mechatronik oder „Technische Informatik“ erworben.
zugehörige Lehrveranstaltungen	EEN5031 – Modellbildung dynamischer Systeme
Dozenten/Dozentinnen	Prof. Dr.-Ing. Michael Felleisen
Lehrformen der Lehrveranstaltung	Seminaristischer Unterricht, Integration von Fallstudien / Beispielen, Übungen und Selbststudium
Ziele	<p><u>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs:</u> Der Studierende erhält Kenntnisse, wie er dynamische Prozesse über physikalische Grundlagen mathematisch beschreiben kann, um Methoden der Regelungs- und Steuerungstechnik anzuwenden.</p> <p><u>Lernziele:</u> Die Studierenden</p> <ul style="list-style-type: none"> • kennen die physikalischen Gesetze, mit deren Hilfe sie mathematische Modelle erstellen, • verstehen mathematische Zusammenhänge zur Beschreibung dynamischer Prozessabläufe, • erwerben Kenntnisse über die theoretische und experimentelle Modellbildung, • können anhand der Äquivalenzbetrachtung elektrische in mechanische Systeme wandeln und umgekehrt, • wenden strukturierte Methoden an, um dynamische Prozesse zu beschreiben und • lösen Aufgabenstellungen mit methoden-orientierten Vorgehensweisen.

4 EEN5031 – Modellbildung dynamischer Systeme	
Inhalte	<ul style="list-style-type: none"> • Theoretische und experimentelle Modellbildung • Prozess, System, Modell • Physikalisches Modell • Mathematisches Modell (qualitativ, quantitativ) • Identifikation (Parameterschätzung) und Simulation • Äquivalenzbetrachtung technischer Systeme
Workload	<u>Workload</u> : 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u> : 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium und Fallstudien</u> : 78 Stunden
Voraussetzung für die Vergabe von Credits	Bestandene Lehrveranstaltungsprüfung
Stellenwert der Note für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Literatur	<ul style="list-style-type: none"> • Föllinger, O.: Regelungstechnik, Hüthig Verlag 1994 • Föllinger, O.: Lineare Abtastsysteme, Oldenbourg Verlag, München 1984 • Scherf, H.E.: Modellbildung und Simulation dynamischer Systeme, Oldenbourg Verlag München
Letzte Änderung	12.06.2017

5 EEN6032 – Multimedia Displays	
Kennziffer	EEN6032
Verantwortlicher	Prof. Dr. Karlheinz Blankenbach
Level	Expertenniveau
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	4. Semester
Häufigkeit	Im Wintersemester
Dauer der Lehrveranstaltung	1 Semester
Prüfungsart/en, Prüfungsdauer	PLK/ PLM /PLP/(PLP+PLR)
Lehrsprache	deutsch, englisch
Teilnahmevoraussetzungen	Technische Kenntnisse, die beispielsweise durch das Bachelor-Studium „Elektrotechnik / Informationstechnik“, „Technische Informatik“ oder „Mechatronik“ erworben werden
zugehörige Lehrveranstaltungen	EEN6032 – Multimedia Displays
Dozenten/Dozentinnen	Prof. Dr. Karlheinz Blankenbach
Lehrformen der Lehrveranstaltung	Seminaristischer Unterricht, Integration von Fallstudien / Beispielen, Übungen und Selbststudium
Ziele	<p><u>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs:</u> Die Studierenden entwickeln ein Verständnis für die technischen Grundlagen multimedialer Embedded Systeme mit Displays, das sie in die Lage versetzt, verschiedene multimediale Systemlösungen zu entwickeln und zu beurteilen. Sie erhalten weiterhin ein vertieftes Verständnis der Bildwahrnehmung (Kontrast, Gamma und Farbe) und der Technologien multimedialer elektronischer Displays.</p> <p><u>Lernziele:</u> Die Studierenden</p> <ul style="list-style-type: none"> • kennen und verstehen die Grundlagen elektronischer Displays als wichtigster Teil der Mensch-Maschine-Kommunikation und der Ausgabe multimedialer Inhalte, • erwerben die Fähigkeit, multimediale Systeme zu konzipieren, • können (eingebettete) Multimediasysteme entwickeln und • wenden theoretische Grundlagen für praxismgerechte Lösungen an.
Inhalte	<ul style="list-style-type: none"> • Grundlagen – Leuchtdichte, Kontrast, Graustufen, Farbe • Einfluss von Umgebungslicht auf die Bilddarstellung • Multimediafähige Technologien (LCD, OLED, E-Paper, ...)

5 EEN6032 – Multimedia Displays	
	<ul style="list-style-type: none"> • Elektronisches Interface (eDisplayPort, HDMI, ...) • Vergleich der Technologien und deren Perspektiven begleitend: Messung von Displayparametern bzw. Ansteuerung elektronischer Displays
Workload	<u>Workload</u> : 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u> : 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium und Fallstudien</u> : 78 Stunden
Voraussetzung für die Vergabe von Credits	Bestandene Lehrveranstaltungsprüfung
Stellenwert der Note für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Literatur	<ul style="list-style-type: none"> • Chen, Cranton, Fihn (chapters by Blankenbach) Handbook of Visual Display Technology, Springer; available for students by SPRINGERLINK. • MacDonald, L.W.; Lowe, A.C.; Display Systems, Wiley, New York • Lee, J.-H.; Liu, D. N.; Wu, S.-T.: Introduction to Flat Panel Displays, Wiley, New York • Berbecel, G.: Digital Image Display, Wiley, New York (für MATLAB-Interessierte) • Lueder, S.: Liquid Crystal Displays, Wiley, New York • Keller, P. A.: Electronic Display Measurement, Wiley, New York • MacDonald, L.W.; Lowe, A.C.: Display Systems, Wiley, New York • Billmeyer, F. W., Salzmann, M.: Principles of Color Technology, Wiley, New York <p>Internet</p> <ul style="list-style-type: none"> • Society for Information Display: www.sid.org, dort vor allem "Information Display (freier PDF Download der letzten Jahre als sehr gute Quelle zur punktuellen Vorlesungsergänzung und für Projekte) • Wikipedia zu Stichworten
Letzte Änderung	09.02.2022

6 CEN5025 – Formale Hardware Verifikation	
Kennziffer	CEN5025
Verantwortlicher	Prof. Dr. rer. nat. Peer Johannsen
Level	Expertenniveau
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	4. Semester
Häufigkeit	Im Wintersemester
Dauer der Lehrveranstaltung	1 Semester
Prüfungsart/en, Prüfungsdauer	PLK/ PLM /PLP/(PLP+PLR)
Lehrsprache	deutsch, englisch
Teilnahmevoraussetzungen	Technische Kenntnisse, die beispielsweise durch das Bachelor-Studium „Elektrotechnik / Informationstechnik“ oder „Technische Informatik“ erworben werden. Insbesondere Kenntnisse der Hardwarebeschreibungssprachen VHDL und Verilog sind von Vorteil.
zugehörige Lehrveranstaltungen	CEN5025 – Formale Hardware Verifikation
Dozenten/Dozentinnen	Prof. Dr. rer. nat. Peer Johannsen
Lehrformen der Lehrveranstaltung	Seminaristischer Unterricht, Integration von Fallstudien / Beispielen, Übungen und Selbststudium
Ziele	<p><u>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs:</u></p> <p>Die Studierenden entwickeln ein Verständnis für die Thematik und die Bedeutung der formalen Hardware Verifikation für den Entwurf und die Entwicklung moderner digitaler Schaltungen. Sie werden in die Lage versetzt, ein professionelles industrielles Verifikationstool anzuwenden.</p> <p><u>Lernziele:</u></p> <p>Die Studierenden</p> <ul style="list-style-type: none"> • kennen und verstehen die Prinzipien der funktionalen Verifikation und der formalen Verifikation, • kennen und verstehen die Prinzipien und Grenzen von Systembeschreibungswerkzeugen, • erwerben die Fähigkeit, Systembeschreibungswerkzeuge anzuwenden, • verstehen die Bedeutung formaler Eigenschaftssprachen in der Systembeschreibung und • verstehen die Anwendungsprinzipien von industrieller Software zur funktionalen formalen Hardware Verifikation.

6 CEN5025 – Formale Hardware Verifikation

<p>Inhalte</p>	<p>Im Entwurfsprozess digitaler Schaltkreise entfallen heutzutage 60% - 70% des Aufwandes auf die funktionale Verifikation. Da digitale Hardware verstärkt in sicherheitskritischen Bereichen zu finden ist, ist ein Nachweis korrekter Funktionalität im Vorfeld unabdingbar geworden. Solch ein Nachweis sollte frühestmöglich im Entwurfsprozess erfolgen, um teure Redesigns und Respins zu vermeiden.</p> <p>Neben herkömmlicher Simulation setzt die Industrie hierbei immer stärker auf formale Verifikationstechniken, um mit der beständig wachsenden Komplexität moderner Mikro-Chips umgehen zu können. Unter formalen Techniken versteht man hier Methoden, die eine 100% Aussage über die funktionale Korrektheit eines Schaltkreises vor der eigentlichen Fertigung treffen können. Ausgangspunkt ist hierbei der Entwurf einer Schaltung in einer Hardwarebeschreibungssprache wie z.B. VHDL oder Verilog. Aufgrund der exponentiellen Komplexität der Anzahl der möglichen Stimuli einer Schaltung kann hierbei mittels Simulation immer nur ein vergleichsweise sehr kleiner Anteil des möglichen Schaltungsverhaltens überprüft werden. Formale Methoden sind in der Lage, Aussagen über das gesamte Schaltungsverhalten zu treffen, und können so funktionale Korrektheit vollständig beweisen bzw. durch Gegenbeispiele widerlegen. Der Einsatz solcher Methoden ist mittlerweile zum unverzichtbaren Bestandteil der Verifikation von VHDL oder Verilog Entwürfen geworden, und eine Bandbreite kommerzieller Software-Tools zur formalen Verifikation digitaler Schaltkreise wird mittlerweile in der industriellen Praxis eingesetzt.</p> <p>Die wesentlichen Methoden, die hier Einsatz finden, werden bezeichnet als Equivalence Checking (Äquivalenzvergleich zweier Schaltungsentwürfe), Property Checking (Verifikation dedizierter Eigenschaften einer Schaltung) und als Assertion Based Verification (Überprüfen von Eigenschaften des VHDL oder Verilog Codes). Die formalen Techniken und Algorithmen, die hier eingesetzt werden, haben ihren Ursprung in der theoretischen Informatik und fundieren auf Verfahren wie z.B. Satisfiability Checking (SAT), Model Checking, oder Datenstrukturen zur Schaltkreisrepräsentation wie z.B. Binary Decision Diagrams (BDDs), und bieten ein breites Forschungsgebiet mit hochgradigem Bezug zur aktuellen industriellen Praxis.</p>
<p>Workload</p>	<p><u>Workload</u>: 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u>: 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium und Fallstudien</u>: 78 Stunden</p>

6 CEN5025 – Formale Hardware Verifikation	
Voraussetzung für die Vergabe von Credits	Bestandene Lehrveranstaltungsprüfung
Stellenwert der Note für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Literatur	<p>Auswahl:</p> <ul style="list-style-type: none"> • S. Iman, „Step-by-Step Functional Verification with System Verilog and OVM“, HBP • S. Iman, S. Joshi, „The e Hardware Verification Language“, KAP • S. Rosenberg, K. Meade, „A Practical Guide to Adopting the Universal Verification Methodology“, www.uvmworld.org • H. Carter, S. Hemmady, „Metric Driven Design Verification“, Springer • F. Vahid, „Digital Design with RTL Design, VHDL, and Verilog“, Wiley • F. Vahid, R. Lysecky, „VHDL for Digital Design“, Wiley • F. Vahid, R. Lysecky, „Verilog for Digital Design“, Wiley <p>E-Books:</p> <ul style="list-style-type: none"> • C. Haubelt, J. Teich, „Digitale Hardware / Software Systeme – Spezifikation und Verifikation“, Springer Verlag • D. Trachtenherz, „Eigenschaftsorientierte Beschreibung der logischen Architektur eingebetteter Systeme“, Springer Verlag
Letzte Änderung	01.04.2015

7 CEN5211 – Echtzeitbetriebssysteme	
Kennziffer	CEN5211
Verantwortlicher	Andreas Willert
Level	Expertenniveau
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	4. Semester
Häufigkeit	Im Wintersemester
Dauer der Lehrveranstaltung	1 Semester
Prüfungsart/en, Prüfungsdauer	PLK/ PLM /PLP/(PLP+PLR)
Lehrsprache	deutsch, englisch
Teilnahmevoraussetzungen	Technische Kenntnisse, die beispielsweise durch das Bachelor-Studium „Elektrotechnik / Informationstechnik“ oder „Technische Informatik“ erworben werden.
zugehörige Lehrveranstaltungen	CEN5211 – Echtzeitbetriebssysteme
Dozenten/Dozentinnen	Andreas Willert
Lehrformen der Lehrveranstaltung	Seminaristischer Unterricht, Integration von Fallstudien / Beispielen, Übungen und Selbststudium
Ziele	<p><u>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs/ Lernziele:</u></p> <p>Ziel der Vorlesung ist es ein grundlegendes Verständnis über Architektur Design als Fundament eines Software System zu vermitteln, so dass die Teilnehmer in der Lage sind diese anzuwenden als Basis für wartbare, änderbare und robuste Softwaresysteme. Das ist eine der elementaren Bedingungen, um wachsender Komplexität im Software Engineering von Embedded Echtzeitsystemen erfolgreich zu begegnen.</p>
Inhalte	<p>Es gibt nahezu keine Engineering Projekte in der Industrie, die nicht seit Jahren kontinuierlich steigender Komplexität ausgesetzt sind. Insbesondere die Fachdomäne des Software Engineering ist davon betroffen.</p> <p>Schleichender Qualitätsverlust bezüglich aller Engineering Attribute (Änderbarkeit, Wartbarkeit, inherente SW Qualität ...) sind die Folge. Aber es gibt Engineering-Mechanismen die dem Qualitätsverlust entgegen zu wirken. Encapsulation, Information Hiding, Contract Based Design ...</p> <p>Viele dieser konstruktiven Maßnahmen werden durch Software Architektur adressiert, die Inhalte der Vorlesung sind.</p> <ul style="list-style-type: none"> • Darstellung der Wirkmechanismen von Komplexität. (<i>Das ist die Voraussetzung um mögliche Maßnahmen zu verstehen und anzuwenden.</i>)

7 CEN5211 – Echtzeitbetriebssysteme	
	<ul style="list-style-type: none"> • In Folge werden die Basis Architektur Pattern hinsichtlich Zeit und Daten Encapsulation und deren Anwendung vorgestellt. <i>(Die Auswahl der vorgestellten Pattern orientiert sich an den Anforderungen von Embedded Echtzeitsystemen und sind im wesentlichen Dienste von Echtzeit Betriebssystemen.)</i> • Auch die Themen 'Contract Based Design' und 'Information Hiding' 'lose / feste Kopplung' werden, so weit es die begrenzte Zeit ermöglicht, angesprochen.
Workload	<u>Workload</u> : 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u> : 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium und Fallstudien</u> : 78 Stunden
Voraussetzung für die Vergabe von Credits	Bestandene Lehrveranstaltungsprüfung
Stellenwert der Note für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Letzte Änderung	20.12.2016

8 Virtuelle und vernetzte Zusammenarbeit im Ingenieurs- und Entwicklungsbereich	
Kennziffer	
Verantwortlicher	Prof. Dr. Jasmin Mahadevan
Level	Einsteiger
Credits	3 Credits
Präsenzzeit	2 Tage x 6 Stunden
Studiensemester	3. Semester
Häufigkeit	Im Sommersemester
Dauer der Lehrveranstaltung	1 Semester
Prüfungsart/en, Prüfungsdauer	aktive Mitarbeit + schriftliche Ausarbeitung über Inhalte des Seminars (10 Seiten), keine weitere Literaturrecherche über die Pflichtlektüre hinaus notwendig
Lehrsprache	deutsch (Seminarsprache), englisch (Grundlagentexte)
Teilnahmevoraussetzungen	Eigene Praxiserfahrungen in der Industrie. Willen und Bereitschaft, über bisherige Arbeitspraxis zu reflektieren.
zugehörige Lehrveranstaltungen	
Dozenten/Dozentinnen	Prof. Dr. Jasmin Mahadevan
Lehrformen der Lehrveranstaltung	Seminaristischer Unterricht, Rollenspiele, Fallstudien und Simulationen realer Arbeitssituationen (basierend auf der Tätigkeit der Dozentin in der technischen Industrie, im Bereich Teamentwicklung, interkulturelles Training); Ziel ist die Simulation der realen Arbeitsbedingungen in technischen Teams. Dies ermöglicht ganzheitliches Lernen.
Ziele	<p>Qualifikationsziele/Beitrag zu den Qualifikationszielen des Studiengangs: Die Studierenden verstehen die Anforderungen interdisziplinärer und virtueller Zusammenarbeit im Ingenieurs- und Entwicklungsbereich. Dadurch werden sie in die Lage versetzt, adäquate und effektive Lösungen für komplexe Probleme zu finden, über Schubladendenken hinaus.</p> <p>Lernziele: Die Studierenden</p> <ul style="list-style-type: none"> • kennen und verstehen die Prinzipien und Anforderungen standortübergreifender und virtueller technischer Zusammenarbeit • kennen und verstehen die Prinzipien und Anforderungen interdisziplinärer und interkultureller technischer Zusammenarbeit
Inhalte	<ul style="list-style-type: none"> • Steuerung der Einflussfaktoren globaler Teams (Distanz, Kultur und Wissensverteilung) • Kommunikation über Distanz

8 Virtuelle und vernetzte Zusammenarbeit im Ingenieurs- und Entwicklungsbereich	
	<ul style="list-style-type: none"> • Virtuelle und augmented reality (technische Hilfsmittel bei Kommunikation über Distanz) • Steuerung von Wissensarbeit und Formen der Zusammenarbeit (z.B. Entwicklungsteams) • Kulturelle Unterschiede in globalen Teams • Schnittstellenproblematiken im Unternehmen
Workload	<u>Workload</u> : 90 Stunden (3 Credits x 30 Stunden) <u>Präsenzstudium</u> : 12 Stunden (2 Tage x 6 Stunden) <u>Eigenstudium und Fallstudien</u> : 78 Stunden
Voraussetzung für die Vergabe von Credits	Bestandene Lehrveranstaltungsprüfung
Stellenwert der Note für Endnote	Gewichtung 3
Geplante Gruppengröße	25 Studierende
Literatur	Seminarmaterialien: <ul style="list-style-type: none"> • deutsch- und englischsprachige Arbeitsmaterialien (werden bereitgestellt) Pflichtlektüre: <ul style="list-style-type: none"> • Maznevski, M. (2012), State of the art: global teams, in: Gertsen, M., Soderberg, A.-M. und Zolner, M. (Hrsg.), <i>Global Collaboration: Intercultural Experiences and Learning</i>. Basingstoke: Palgrave-Macmillan, pp. 187-206.
Letzte Änderung	14.02.2022